

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-299612

(43)Date of publication of application : 11.10.2002

(51)Int.Cl.

H01L 29/78  
H01L 21/318  
H01L 21/8247  
H01L 27/115  
H01L 29/788  
H01L 29/792

(21)Application number : 2001-100399

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 30.03.2001

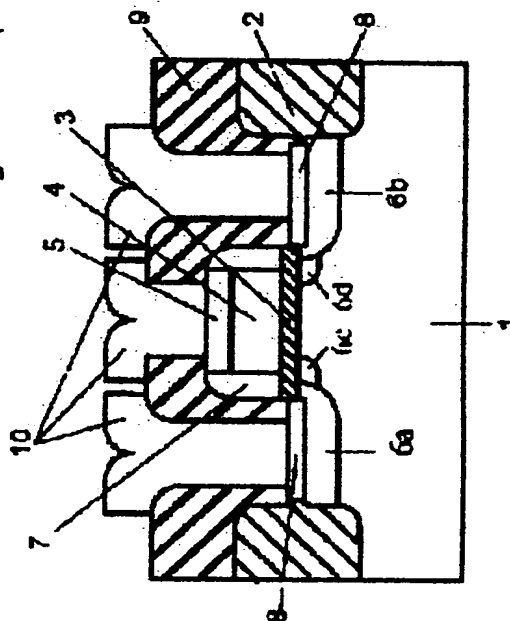
(72)Inventor : MITANI YUICHIRO  
SATAKE HIDEKI

## (54) SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING IT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device provided with a gate insulating film which is electrically reliable and to provide a method for manufacturing it.

**SOLUTION:** The semiconductor device is provided with a silicon substrate 1, the gate insulating film 3 formed on the silicon substrate 1 and containing at least oxygen or nitrogen and deuterium atoms, and a gate electrode 4 formed on the gate insulating film 3. The semiconductor device is characterized in that the deuterium concentration in the neighborhood of the interface between with the gate electrode of the gate insulating film 3 is  $\geq 1 \times 10^{17} \text{ cm}^{-3}$  and that the deuterium concentration in the neighborhood of the interface between with the silicon substrate of the gate insulating film is larger than the deuterium concentration in the neighborhood of the interface between with the gate electrode.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-299612

(P2002-299612A)

(43) 公開日 平成14年10月11日 (2002.10.11)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト <sup>7</sup> (参考)
H 0 1 L 29/78		H 0 1 L 21/318	A 5 F 0 5 8
21/318			C 5 F 0 8 3
		29/78	3 0 1 G 5 F 1 0 1
21/8247		27/10	4 3 4 5 F 1 4 0
27/115		29/78	3 7 1
審査請求 未請求 請求項の数 9 O L (全 10 頁) 最終頁に続く			

(21) 出願番号 特願2001-100399(P2001-100399)

(22) 出願日 平成13年3月30日 (2001.3.30)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 三谷 祐一郎

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(72) 発明者 佐竹 秀喜

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(74) 代理人 100083161

弁理士 外川 英明

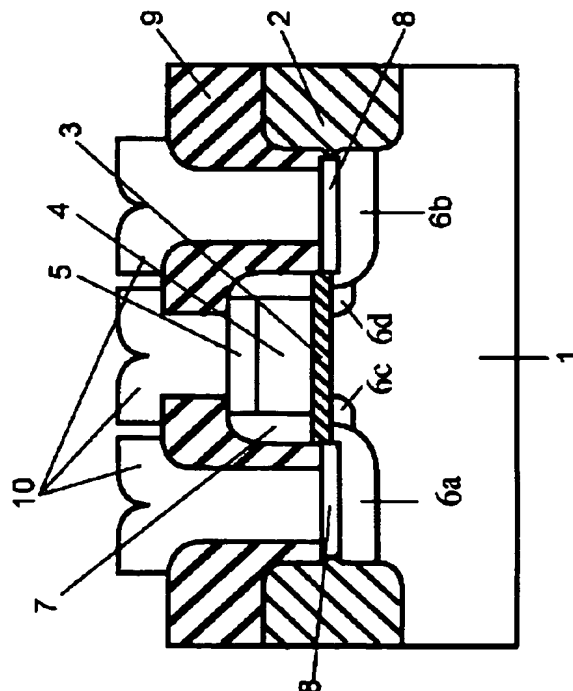
最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】電気的な信頼性の高いゲート絶縁膜を具備する半導体装置及びその製造方法を提供することを目的とする。

【解決手段】シリコン基板1と、シリコン基板1上に形成され、酸素及び窒素の少なくとも一方及び重水素原子を含むゲート絶縁膜3と、ゲート絶縁膜3上に形成されたゲート電極4とを具備する。ゲート絶縁膜3のゲート電極との界面近傍における重水素濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 以上であり、かつゲート絶縁膜のシリコン基板との界面近傍における重水素濃度はゲート電極との界面近傍における重水素濃度よりも大きいことを特徴とする半導体装置。



1

## 【特許請求の範囲】

## 【請求項1】シリコン基板と、

前記シリコン基板上に形成され、酸素及び窒素の少なくとも一方及び重水素を含むゲート絶縁膜と、  
前記ゲート絶縁膜上に形成されたゲート電極とを具備し、

前記ゲート絶縁膜の前記ゲート電極との界面近傍における重水素濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 以上であり、かつ前記ゲート絶縁膜の前記シリコン基板との界面近傍における重水素濃度は前記ゲート電極との界面近傍における重水素濃度よりも大きいことを特徴とする半導体装置。

【請求項2】前記ゲート絶縁膜の前記ゲート電極との界面近傍における重水素濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以上であることを特徴とする請求項1記載の半導体装置。

【請求項3】前記ゲート絶縁膜は、膜全体の重水素濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 以上であり、かつ酸素濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下であることを特徴とする請求項1記載の半導体装置。

【請求項4】前記ゲート絶縁膜の、膜厚方向における中間領域の重水素濃度が、前記シリコン基板との界面近傍における重水素濃度よりも高いことを特徴とする請求項1乃至請求項3のいずれかに記載された半導体装置。

【請求項5】前記ゲート絶縁膜の、膜厚方向における中間領域の重水素濃度が、前記シリコン基板との界面近傍における重水素濃度よりも低く、かつ前記ゲート電極との界面近傍における重水素濃度よりも高いことを特徴とする請求項1乃至請求項3のいずれかに記載された半導体装置。

【請求項6】前記ゲート絶縁膜の、膜厚方向における中間領域の重水素濃度が、前記ゲート電極との界面近傍における重水素濃度よりも低いことを特徴とする請求項1乃至請求項3のいずれかに記載された半導体装置。

【請求項7】前記ゲート絶縁膜は、3原子数以下の酸素原子と結合したシリコン原子と、前記シリコン原子と結合した重水素原子と、酸素原子と結合した重水素原子とを含むことを特徴とする請求項1乃至請求項6のいずれかに記載された半導体装置。

【請求項8】酸素及び窒素の少なくとも一方が含まれる雰囲気中にシリコン基板を晒すことによって、シリコン基板上に酸素及び窒素の少なくとも一方を含むゲート絶縁膜を形成する工程と、  
前記ゲート絶縁膜中に、重水素を導入する工程と、  
前記ゲート絶縁膜上にゲート電極を形成する工程とを具備し、

前記ゲート絶縁膜中に重水素を導入する温度が、前記ゲート絶縁膜を形成する温度以上であることを特徴とする半導体装置の製造方法。

【請求項9】前記重水素を導入する工程が、前記ゲート電極を形成する工程と同時に又はそれ以降であることを特徴とする請求項8記載の半導体装置の製造方法。

2

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置及びその製造方法に関する。

## 【0002】

【従来の技術】電気的な書き込み及び消去が可能な不揮発性半導体メモリ（EEPROM）に代表されるような、ゲート絶縁膜がトンネル絶縁膜として利用される素子では、書き込み及び消去の際に、 $10 \text{ MV/cm}$ を上回る高い電界がゲート酸化膜に印加される。また、論理演算素子のMOSFETに用いられるゲート絶縁膜では、性能を維持するために、微細化されるほど高い電界が印加されるようになる。

【0003】このようなゲート絶縁膜は、高い電界が印加され、この電界から高いエネルギーを得た電子が通過するために、高い信頼性が要求される。例えば電気的ストレスを印加した時にゲート絶縁膜中に欠陥が生じる問題がある。この欠陥は、ストレス誘起リーク電流（SILC）と呼ばれる低電界リーク電流や絶縁破壊を引き起こす種となるために、この欠陥生成をいかにして低減させるかが、ゲート絶縁膜を有する半導体装置の信頼性を左右する。

【0004】このような欠陥が生じるメカニズムは、膜中に存在する水素原子が深い関係にあると指摘されている。このため従来ではゲート絶縁膜中の水素を、その同位体である重水素や三重水素に置換して、欠陥の発生を低減する技術が提案されている。例えば重水素をゲート絶縁膜中に導入する方法としては、トランジスタのシタ工程で、窒素希釈した水素ガスでアニールする代わりに窒素希釈した重水素ガス雰囲気中或いは100%の重水素ガス雰囲気中に晒し、アニールする方法がある。また、重水（ $\text{D}_2\text{O}$ ）をシリコン基板上に晒して、ゲート酸化膜を形成する方法（特開平10-12609号公報）或いはゲート酸化膜を重水素アンモニア（ $\text{ND}_3$ ）中に晒して窒化し、重水素を含有するシリコン酸窒化膜を形成する方法（特開平11-274489号公報）がある。

## 【0005】

【発明が解決しようとする課題】本発明者らの研究の結果、上述した従来の方法ではゲート絶縁膜の電気的な信頼性を向上させるには不十分であることが分かった。以下にその実験結果を示す。

【0006】図1は、従来の方法でシリコン基板上に $\text{SiO}_2$ からなるゲート絶縁膜を形成し、重水素原子を導入し、このゲート絶縁膜上にゲート電極を形成したときの、ゲート絶縁膜中の重水素の濃度分布である。

【0007】図1中、破線（1）は、 $\text{SiO}_2$ からなるゲート絶縁膜を形成後、低温（ $450^\circ\text{C}$ ）で重水素を含むガス雰囲気中に晒し、ゲート絶縁膜中に重水素を導入した場合である。この方法では、ゲート絶縁膜中の重水

10

20

30

40

50

3

素濃度分布は図1中の破線(1)に示すように、シリコン基板とゲート絶縁膜との界面近傍には重水素原子を導入することができるが、ゲート絶縁膜中のそれ以外の部分に十分な重水素を導入することができないことが分かる。この場合、シリコン基板との界面近傍以外のゲート絶縁膜中には重水素が導入されないため、欠陥発生を抑制できていない。さらに本発明者らの分析の結果、シリコン基板との界面近傍におけるゲート絶縁膜中の重水素はシリコンの未結合手と結合し、 $D-Si \equiv Si_3$  (重水素が結合しているシリコン原子が3つのシリコン原子と結合している状態。すなわち、ゲート絶縁膜と半導体基板界面に主に存在するシリコンの未結合手を重水素が終端している状態) という結合のみが形成されていることが分かった。この $D-Si \equiv Si_3$ の重水素はF-Nストレスのような比較的エネルギーの高い電子が通過すると、容易に結合が切断され欠陥が生成されてしまうという問題がある。

【0008】また、図1中、実線(2)は、特開平11-274489号公報に記載された方法でゲート絶縁膜中に重水素原子を導入した場合である。この方法では、シリコン基板の界面との界面近傍におけるゲート絶縁膜中の重水素濃度が、ゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度よりも低いことが分かる。

【0009】図2に、この方法で形成したゲート絶縁膜のストレス誘起リーク電流と、重水素を導入していない $SiO_2$ からなるゲート絶縁膜のストレス誘起リーク電流を比較した図を示す。

【0010】図2に示すように、シリコン基板側からゲート電極側へF-Nストレスにより電子を注入した場合(基板注入条件)は、重水素を導入したゲート絶縁膜(斜線の棒グラフ)が重水素を導入していないゲート絶縁膜(無地の棒グラフ)よりもストレス誘起リーク電流が抑制されていることが分かる。一方ゲート電極側から半導体基板方向へ電子を注入した場合(ゲート注入条件)では、重水素を導入したゲート絶縁膜(斜線の棒グラフ)と重水素を導入していないゲート絶縁膜(無地の棒グラフ)とストレス誘起リーク電流はあまり変わっていないことが分かった。これはシリコン基板との界面近傍におけるゲート絶縁膜中の重水素濃度が不十分であるため、十分な欠陥生成抑制効果を得ることができないためであると考えられる。

【0011】本発明は、上記問題に鑑みて成されたもので、電気的な信頼性の高いゲート絶縁膜を具備する半導体装置及びその製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明は、シリコン基板と、前記シリコン基板上に形成され、酸素及び窒素の少なくとも一方及び重水素を含むゲート絶縁膜と、前記ゲート絶縁膜上に形成されたゲート電極とを具備し、前記ゲート絶縁膜の前記ゲート

4

電極との界面近傍における重水素濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 以上であり、かつ前記ゲート絶縁膜の前記シリコン基板との界面近傍における重水素濃度は前記ゲート電極との界面近傍における重水素濃度よりも大きいことを特徴とする半導体装置を提供する。

【0013】このとき、前記ゲート絶縁膜の前記ゲート電極との界面近傍における重水素濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以上であることが好ましい。

【0014】また、前記ゲート絶縁膜は、膜全体の重水素濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 以上であり、かつ水素濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下であることが好ましい。

【0015】また、前記ゲート絶縁膜の、膜厚方向における中間領域の重水素濃度が、前記シリコン基板との界面近傍における重水素濃度よりも高いことが好ましい。

【0016】また、前記ゲート絶縁膜の、膜厚方向における中間領域の重水素濃度が、前記シリコン基板との界面近傍における重水素濃度よりも低く、かつ前記ゲート電極との界面近傍における重水素濃度よりも高いことが好ましい。

【0017】また、前記ゲート絶縁膜の、膜厚方向における中間領域の重水素濃度が、前記ゲート電極との界面近傍における重水素濃度よりも低いことが好ましい。

【0018】また、前記ゲート絶縁膜は、3原子数以下の酸素原子と結合したシリコン原子と、前記シリコン原子と結合した重水素原子と、酸素原子と結合した重水素原子とを含むことが好ましい。

【0019】また、本発明は、酸素及び窒素の少なくとも一方が含まれる雰囲気中にシリコン基板を晒すことによって、シリコン基板上に酸素及び窒素の少なくとも一方を含むゲート絶縁膜を形成する工程と、前記ゲート絶縁膜中に、重水素を導入する工程と、前記ゲート絶縁膜上にゲート電極を形成する工程とを具備し、前記ゲート絶縁膜中に重水素を導入する温度が、前記ゲート絶縁膜を形成する温度以上であることを特徴とする半導体装置の製造方法を提供する。

【0020】このとき、前記重水素を導入する工程が、前記ゲート電極を形成する工程と同時に又はそれ以降であることが好ましい。

【0021】

【発明の実施の形態】以下に、本発明の実施形態について図面を用いて詳細に説明する。

【0022】図3は、シリコン基板との界面近傍におけるゲート絶縁膜中の重水素濃度のゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度に対する比を横軸にとり、ストレス誘起リーク電流を縦軸に取ったときのグラフである。

【0023】図3から分かるように、ストレス誘起リーク電流は、シリコン基板との界面近傍におけるゲート絶縁膜中の重水素濃度のゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度に対する比が大きくなるほ

5

ど低減することが分かる。すなわちゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度よりも、シリコン基板との界面近傍におけるゲート絶縁膜中の重水素濃度が大きいほどストレス誘起リーク電流が低くなっている。

【0024】また、逆にストレス誘起リーク電流は、シリコン基板との界面近傍におけるゲート絶縁膜中の重水素濃度のゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度に対する比が1以下では、急激に高くなっている。

【0025】これらの実験結果より、ストレス誘起リーク電流は、シリコン基板との界面近傍におけるゲート絶縁膜中の重水素濃度のゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度に対する比が1よりも大きく、さらに好ましくは2以上であればよいことが分かる。

【0026】図4は、ゲート絶縁膜中の重水素濃度と水素濃度を示す特性図である。ここでは水素濃度及び重水素濃度の異なる4種類の試料について、それぞれのストレス誘起リーク電流を測定した。

【0027】図4からストレス誘起リーク電流は、重水素濃度が高くなるほど低減していることが分かる。同時に水素濃度が低くなるほどストレス誘起リーク電流が低減されていることが分かる。この実験結果から重水素濃度が高くなるほど、言い換えると水素濃度が低くなるほどゲート絶縁膜中の欠陥を抑制できることがいえる。

【0028】また、この実験結果より重水素濃度がゲート絶縁膜全体に少なくとも $1 \times 10^{17} \text{ cm}^{-3}$ 以上含まれることによって、ストレス誘起リーク電流が $5 \times 10^{-9} \text{ A/cm}^2$ 以上を達成できることが分かる。このときの水素濃度は $2 \times 10^{19} \text{ cm}^{-3}$ 以下である。

【0029】図3及び図4に示す実験結果より、ゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 以上で、シリコン基板との界面近傍におけるゲート絶縁膜中の重水素濃度のゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度に対する比が1よりも多いことが、ゲート絶縁膜中の欠陥を抑えストレス誘起リーク電流を低減することに重要であることが分かる。このときより好ましくはゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以上であればよい。

【0030】図5は、 $\text{SiO}_2$ からなるゲート絶縁膜の重水素導入温度とゲート絶縁膜中の水素原子及び重水素原子の濃度との関係を示すグラフである。ゲート絶縁膜は $800^\circ\text{C}$ の熱酸化によりシリコン基板上に形成した。

【0031】図6に示すように、重水素を導入する温度は $800^\circ\text{C}$ 以上で、 $1 \times 10^{17} \text{ cm}^{-3}$ 以上の重水素濃度が導入され $1 \times 10^{19} \text{ cm}^{-2}$ 以下の水素濃度が達成されていることが分かる。すなわち熱酸化によるゲート絶縁膜を形成する温度以上の温度で重水素原子をゲ

6

ート絶縁膜中に導入することで、良好な重水素濃度のプロファイルを得ることができる。

【0032】この方法によれば、 $\text{SiO}_2$ からなるゲート絶縁膜を例にとり説明すると、膜厚方向において少なくとも $1 \times 10^{17} \text{ cm}^{-3}$ 以上の重水素原子を導入することが可能となる。また、ゲート絶縁膜中の重水素原子は、 $\text{D-Si} \equiv (\text{Si})_3$ の結合以外に $\text{D-Si} \equiv (\text{Si})_{3-n}(\text{O})_n$  ( $1 \leq n \leq 3$ )の結合が形成される。この結合は、酸素原子が少なくとも1つのシリコン原子に結合し、このシリコン原子に重水素原子が結合したものである。重水素原子が結合したシリコン原子に電気陰性度の大きい酸素原子が結合することで、 $\text{D-Si}$ 結合の結合エネルギーは5%以上増加する。したがってゲート絶縁膜はエネルギー的に安定となり高い電氣的ストレスが印加されても欠陥が発生し難くなる。また、ゲート絶縁膜中には、より重水素の結合エネルギーが大きい $\text{D-O-Si} \equiv$ という結合も形成されるので欠陥が発生し難くなる。

【0033】一方結合エネルギーが弱く欠陥発生の要因となる水素原子が関係する $\text{H-Si} \equiv$ 結合や $\text{H-O-Si} \equiv$ の結合は $1 \times 10^{19} \text{ cm}^{-3}$ 以下まで減少させることができる。このような意味においても電氣的ストレスによる欠陥の生成を抑制することができる。したがってこの方法によると、欠陥が生成されやすい弱い構造が分布するシリコン基板及びゲート電極との界面近傍におけるゲート絶縁膜中に、十分な重水素原子を導入させることができ、またその結合状態も最適化できるので、電氣的ストレスの種類や方向にかかわらず、高信頼なゲート絶縁膜を実現可能である。

【0034】図6は、本発明によるnチャネルトランジスタの構造断面図である。

【0035】このnチャネルトランジスタは、p型シリコン基板1と、このp型シリコン基板1上に形成された素子分離のためのシリコン酸化膜2と、シリコン基板1の表面に形成されたリンがイオン注入されたn型ソース拡散領域6a及びドレイン拡散領域6bと、これらの間のシリコン基板1上に形成されたゲート絶縁膜3とを具備している。このゲート絶縁膜3は、シリコン、酸素、窒素を主成分とするオキシナイトライドでできている。またこのゲート絶縁膜3は重水素を含有している。ゲート絶縁膜3下のソース拡散領域6a及びドレイン拡散領域6bの端部には、それぞれソースエクステンション領域6c及びドレインエクステンション領域6dが形成されている。ソースエクステンション領域6cは、ソース拡散領域6aよりも濃度が低いn型である。ドレインエクステンション領域6dは、ドレイン拡散領域6bよりも濃度が低いn型である。

【0036】ゲート絶縁膜3上には、多結晶シリコンからなるゲート電極4が形成されている。ゲート電極4上には、シリサイド膜5が形成されている。ゲート電極4

7

の側壁にはシリコン窒化物からなるゲート側壁膜7が形成されている。ソース拡散領域6a及びドレイン拡散層6b上には、シリサイド膜8が形成されている。

【0037】この基板全面にはCVD法により堆積されたシリコン酸化膜9が形成されている。シリサイド膜8上にはコンタクト孔が開孔され、配線となるA1電極10がスパッタにより形成されている。

【0038】次に、図6に示すトランジスタの第1の製造方法を説明する。

【0039】まず、例えば面方位(100)、比抵抗4 $\Omega\text{cm}$ ~6 $\Omega\text{cm}$ のp型シリコン基板1を用意し、このp型シリコン基板1の表面に通常の選択酸化法によって厚さ0.6 $\mu\text{m}$ 程度の素子分離絶縁膜2を形成する。

【0040】次に、例えば水素及び酸素を混合させ燃焼させてシリコン基板1の表面を熱酸化し、厚さ7nmのシリコン酸化膜を形成する。続いて、例えば重水素アンモニア( $\text{ND}_3$ )ガス雰囲気中に、このシリコン酸化膜を曝して窒素を導入したオキシナイトライド膜を形成する。このとき、重水素アンモニアガス雰囲気中での処理は、シリコン酸化膜の形成温度以上の温度で行う。

【0041】この工程により、重水素はオキシナイトライド膜とシリコン基板1との界面近傍に拡散し、また酸化工程で導入された水素は脱離する。このようにして重水素が含有されたゲート絶縁膜3を形成することができる。

【0042】図7(1)に、このときのゲート絶縁膜3中の重水素濃度分布を示す。

【0043】図7(1)に示すように、ゲート絶縁膜3のうち膜厚方向に対して中間領域における重水素濃度が、ゲート電極との界面近傍における重水素濃度よりも低く、かつシリコン基板との界面近傍における重水素濃度よりも低い。

【0044】窒化処理を施すと、窒素原子は、窒素はシリコン基板1とゲート絶縁膜3の界面に最も多く分布しゲート絶縁膜中で最小値となるように分布する。窒素の結合手は3本でありシリコンの結合手の4本に比べ1本少ないため、これに起因した欠陥が生成される。この方法では、図7(1)に示すように、重水素が、窒素が多く含まれるシリコン基板1との界面近傍に多く含まれるように分布するので、窒素に起因する欠陥を防ぐことができ、オキシナイトライド膜をより安定化させることができる。

【0045】さらに、特に電氣的に弱いSi-H結合もシリコン基板との界面近傍に多く分布するために、重水素が水素と置換され電氣的に強いSi-D結合が形成されることによりゲート絶縁膜に高電界ストレスを印加した後のストレス誘起リーク電流の増加を低減させることが可能となる。

【0046】また、ここでは、水素と酸素の燃焼酸化を用いてシリコン基板1上にオキシナイトライド膜を形成

8

し、これを重水素アンモニアで処理することによってゲート絶縁膜3を形成した。しかしこれに限定されるものではなく、例えば、シリコン基板1を重水素ガスと酸素ガスとの混合ガスを燃焼させて酸化し、続いてアンモニア( $\text{NH}_3$ )で窒化処理を行ってゲート絶縁膜を形成しても良い。この方法によっても同様の重水素分布が得られ、同様の効果が得られる。ただし、この場合、重水素導入工程となる酸化温度を、アンモニアによる窒化工程の温度以上で行うことが必要である。

【0047】次に、ゲート絶縁膜3上にゲート電極4として厚さ200nmの多結晶シリコン膜を堆積する。次いで、この多結晶シリコン中に例えばオキシ塩化リン( $\text{POCl}_3$ )を用いて、850℃、30分間リン拡散処理を行い、多結晶シリコン膜を低抵抗化させる。次に、レジストマスクでパターニングした後、多結晶シリコン膜を反応性イオンエッチング法によりエッチングして、ゲート電極4を形成する。

【0048】次に、例えばリンをドーズ量 $1 \times 10^{16} \text{cm}^{-2}$ でイオンを注入する。注入されたリンイオンはシリコン基板1の内部で加速エネルギーに依存するピーク深さを中心にして分布する。その後、例えば950℃、30秒間の熱処理を行い、リンをシリコン基板1中に拡散して活性化させ、ソース拡散領域及びドレイン拡散領域を形成する。

【0049】次に、ゲート電極4の側壁に厚さ50nm程度のシリコン窒化膜からなるゲート側壁絶縁膜7を形成する。このゲート側壁絶縁膜7は、例えば、全面に厚さ50nmのシリコン窒化膜をCVD法により堆積し、反応性イオンエッチング法によりエッチングして形成される。

【0050】次に、ゲート側壁絶縁膜7をマスクとしてリンイオンを打ち込む。注入されたリンイオンはシリコン基板1の内部で加速エネルギーに依存するピーク深さを中心にして分布する。その後、例えば950℃、30秒間の熱処理を行い、リンをシリコン基板1中に拡散し活性化させる。この工程によりソース拡散領域6a及びドレイン拡散領域6bが形成されると同時に、ソースエクステンション領域6c及びドレインエクステンション領域6dが形成される。

【0051】次に、全面に厚さ25nmのチタン薄膜及び厚さ50nmのチタンナイトライド薄膜をスパッタ法により順次堆積する。次に、窒素雰囲気中、700℃で1分間熱処理することにより、チタン薄膜をすべてシリコン基板1と反応させる。この工程によりゲート電極上にはチタンシリサイド膜5が形成され、ソース拡散領域6a及びドレイン拡散領域6b上にチタンシリサイド膜8が形成される。この後、例えば、フッ化水素酸の水溶液、硫酸と過酸化水素の混合溶液によって、チタンナイトライド膜および絶縁膜上の未反応のチタン薄膜を選択的に剥離する。

9

【0052】次に、全面に厚さ300nmのシリコン酸化膜9をCVD法により堆積する。そして異方性ドライエッチングによりシリコン酸化膜9のシリサイド膜5及び8にコンタクトホールを開口する。

【0053】次に、シリコン及び銅をそれぞれ例えば0.5%ずつ含有する厚さ800nmのアルミニウム膜を形成した後、これをパターニングしてAl配線10を形成する。

【0054】次に、ゲート絶縁膜中の窒素を安定化させるために450℃で15分間水素を10%含む窒素雰囲気中で熱処理する。このようにして図4に示す電界効果トランジスタを形成できる。

【0055】次に、図6に示すトランジスタの第2の製造方法を説明する。

【0056】まず、例えば面方位(100)、比抵抗4Ωcm〜6Ωcmのp型シリコン基板1を用意し、このp型シリコン基板1の表面に通常の選択酸化法によって厚さ0.6μm程度の素子分離絶縁膜2を形成する。

【0057】次に、例えば水素及び酸素を混合させ燃焼させてシリコン基板1の表面を熱酸化し、続いて水素ガスを重水素ガスに切り替えて、重水素と酸素の混合ガスで燃焼酸化する。こうして厚さ7nmの重水素を含有するシリコン酸化膜を形成する。このとき重水素による熱酸化は、水素燃焼酸化による酸化膜形成温度以上で行う。そして窒素或いは酸素雰囲気中で熱処理をすることでゲート絶縁膜3を形成することができる。

【0058】図7(2)に、このときのゲート絶縁膜3中の重水素濃度分布を示す。

【0059】図7(2)に示すように、ゲート絶縁膜3のうち膜厚方向に対して中間領域における重水素濃度が、シリコン基板1との界面近傍における重水素濃度よりも低く、かつゲート電極4との界面近傍における重水素濃度よりも高い。

【0060】重水素燃焼酸化で取り込まれた重水素は、シリコン基板1との界面に拡散して最も多く取り込まれることになる。シリコン基板1との界面近傍におけるゲート絶縁膜3には、水素燃焼酸化中に形成されるSi-H結合やSi-OH結合に起因する欠陥が生じやすい。しかしながら図7(2)に示す重水素分布によってシリコン基板との界面近傍では効率よく欠陥を安定化することができる。

【0061】また、ゲート絶縁膜3の中央にも十分に重水素が分布しているため、ストレス誘起リーク電流の伝導パスとなる膜中央部のトラップの生成を低減することができる。したがってストレス誘起リーク電流を効果的に低減させることができる。

【0062】また、重水素ガスを導入する工程でより高濃度に導入することによって、図7(3)に示すように、膜中央部がもっとも濃度が高く、続いてシリコン基板1との界面近傍が高いようにしても良い。こうするこ

10

とでさらにストレス誘起リーク電流を低減させることが可能となる。この場合は、例えばF-Nトンネル電流を利用する不揮発性メモリのような場合に、特に有効である。

【0063】図7(3)に示す重水素プロファイルを達成するためには、例えば重水素及び酸素を混合させ燃焼させることを利用してこのシリコン基板を熱酸化し、続いて重水素ガスの供給を止めて酸素ガスのみで酸化し、さらに重水素アンモニア(nD<sub>3</sub>)で窒化処理を行いオキシナイトライド膜からなるゲート絶縁膜3を形成しても良い。

【0064】このときの熱履歴を図8に示す。図8に示すように、重水素による燃焼酸化及び重水素アンモニアガス雰囲気中での処理は、水素燃焼酸化による酸化膜形成温度以上の温度で行う。これにより、重水素はオキシナイトライドからなるゲート絶縁膜3とシリコン基板1との界面近傍に拡散すると同時にゲート絶縁膜3の中央部が重水素の最大値となるようにできる。

【0065】次に、ゲート絶縁膜3上にゲート電極4として厚さ200nmの多結晶シリコン膜を堆積する。次いで、この多結晶シリコン中に例えばオキシ塩化リン(POCl<sub>3</sub>)を用いて、850℃、30分間リン拡散処理を行い、多結晶シリコン膜を低抵抗化させる。次に、レジストマスクでパターニングした後、多結晶シリコン膜を反応性イオンエッチング法によりエッチングして、ゲート電極4を形成する。次に、例えばリンをドーズ量 $1 \times 10^{16} \text{ cm}^{-2}$ でイオンを注入する。注入されたリンイオンはシリコン基板1の内部で加速エネルギーに依存するピーク深さを中心にして分布する。その後、例えば950℃、30秒間の熱処理を行い、リンをシリコン基板1中に拡散して活性化させ、ソース拡散領域及びドレイン拡散領域を形成する。

【0066】次に、ゲート電極4の側壁に厚さ50nm程度のシリコン窒化膜からなるゲート側壁絶縁膜7を形成する。このゲート側壁絶縁膜7は、例えば、全面に厚さ50nmのシリコン窒化膜をCVD法により堆積し、反応性イオンエッチング法によりエッチングして形成される。

【0067】次に、ゲート側壁絶縁膜7をマスクとしてリンイオンを打ち込む。注入されたリンイオンはシリコン基板1の内部で加速エネルギーに依存するピーク深さを中心にして分布する。その後、例えば950℃、30秒間の熱処理を行い、リンをシリコン基板1中に拡散し活性化させる。この工程によりソース拡散領域6a及びドレイン拡散領域6bが形成されると同時に、ソースエクステンション領域6c及びドレインエクステンション領域6dが形成される。

【0068】次に、全面に厚さ25nmのチタン薄膜及び厚さ50nmのチタンナイトライド薄膜をスパッタ法により順次堆積する。次に、窒素雰囲気中、700℃で

10

20

30

40

50

11

1分間熱処理することにより、チタン薄膜をすべてシリコン基板1と反応させる。この工程によりゲート電極上にはチタンシリサイド膜5が形成され、ソース拡散領域6a及びドレイン拡散領域6b上にチタンシリサイド膜8が形成される。この後、例えば、フッ化水素酸の水溶液、硫酸と過酸化水素の混合溶液によって、チタンナイトライド膜および絶縁膜上の未反応のチタン薄膜を選択的に剥離する。

【0069】次に、全面に厚さ300nmのシリコン酸化膜9をCVD法により堆積する。そして異方性ドライエッチングによりシリコン酸化膜9のシリサイド膜5及び8にコンタクトホールを開口する。

【0070】次に、シリコン及び銅をそれぞれ例えば0.5%ずつ含有する厚さ800nmのアルミニウム膜を形成した後、これをパターニングしてAl配線10を形成する。

【0071】次に、ゲート絶縁膜中の窒素を安定化させるために450℃で15分間水素を10%含む窒素雰囲気中で熱処理する。このようにして図4に示す電界効果トランジスタを形成できる。

【0072】第2の製造方法では、ゲート絶縁膜3としてシリコン酸化膜を例にとりて説明したが、これに限定されるものではない。例えば、シリコン基板上に重水素シラン( $\text{SiD}_4$ )と重水素アンモニア( $\text{ND}_3$ )で重水素をシリコン窒化膜中に導入する。続いて、シラン( $\text{SiH}_4$ )と重水素アンモニア( $\text{ND}_3$ )、シラン( $\text{SiH}_4$ )とアンモニア( $\text{NH}_3$ )でシリコン窒化膜を積層することでも同様なプロファイルが得られ、シリコン窒化膜の高信頼化を図ることが可能となる。

【0073】次に、図4に示すトランジスタの第3の製造方法を説明する。

【0074】まず、例えば面方位(100)、比抵抗 $4\Omega\text{cm}\sim 6\Omega\text{cm}$ のp型シリコン基板1を用意し、このp型シリコン基板1の表面に通常を選択酸化法によって厚さ0.6 $\mu\text{m}$ 程度の素子分離絶縁膜2を形成する。

【0075】次に、例えば重水素及び酸素を混合させ燃焼させてシリコン基板1の表面を熱酸化してシリコン酸化膜を形成する。続いて例えば重水素アンモニア( $\text{ND}_3$ )で、シリコン酸化膜を窒化処理する。こうして厚さ7nmの重水素を含有するシリコン窒化膜からなるゲート絶縁膜3を形成する。このようにゲート絶縁膜3を形成すると同時に重水素が含有する工程を行っても良い。

【0076】次に、ゲート絶縁膜3上にゲート電極4として厚さ200nmの多結晶シリコン膜を堆積する。次いで、この多結晶シリコン中に例えばオキシ塩化リン( $\text{POCl}_3$ )を用いて、850℃、30分間リン拡散処理を行い、多結晶シリコン膜を低抵抗化させる。次に、レジストマスクでパターニングした後、多結晶シリコン膜を反応性イオンエッチング法によりエッチングし

12

て、ゲート電極4を形成する。

【0077】次に、重水素ガス及び酸素ガスの混合ガスで酸化を行い、ゲート電極4の多結晶シリコンの表面を酸化し、ゲート加工時のダメージを修復すると同時に、これにより重水素がゲート絶縁膜中に導入され、所望の重水素濃度プロファイルを得ることができる。このとき重水素の燃焼酸化による後酸化工程はゲート絶縁膜3の形成温度以上で行う。

【0078】次に、例えばリンをドーズ量 $1\times 10^{16}\text{cm}^{-2}$ でイオンを注入する。注入されたリンイオンはシリコン基板1の内部で加速エネルギーに依存するピーク深さを中心にして分布する。その後、例えば950℃、30秒間の熱処理を行い、リンをシリコン基板1中に拡散して活性化させ、ソース拡散領域及びドレイン拡散領域を形成する。

【0079】次に、ゲート電極4の側壁に厚さ50nm程度のシリコン窒化膜からなるゲート側壁絶縁膜7を形成する。このゲート側壁絶縁膜7は、例えば、全面に厚さ50nmのシリコン窒化膜をCVD法により堆積し、反応性イオンエッチング法によりエッチングして形成される。

【0080】次に、ゲート側壁絶縁膜7をマスクとしてリンイオンを打ち込む。注入されたリンイオンはシリコン基板1の内部で加速エネルギーに依存するピーク深さを中心にして分布する。その後、例えば950℃、30秒間の熱処理を行い、リンをシリコン基板1中に拡散して活性化させる。この工程によりソース拡散領域6a及びドレイン拡散領域6bが形成されると同時に、ソースエクステンション領域6c及びドレインエクステンション領域6dが形成される。

【0081】次に、全面に厚さ25nmのチタン薄膜及び厚さ50nmのチタンナイトライド薄膜をスパッタ法により順次堆積する。次に、窒素雰囲気中、700℃で1分間熱処理することにより、チタン薄膜をすべてシリコン基板1と反応させる。この工程によりゲート電極上にはチタンシリサイド膜5が形成され、ソース拡散領域6a及びドレイン拡散領域6b上にチタンシリサイド膜8が形成される。この後、例えば、フッ化水素酸の水溶液、硫酸と過酸化水素の混合溶液によって、チタンナイトライド膜および絶縁膜上の未反応のチタン薄膜を選択的に剥離する。

【0082】次に、全面に厚さ300nmのシリコン酸化膜9をCVD法により堆積する。そして異方性ドライエッチングによりシリコン酸化膜9のシリサイド膜5及び8にコンタクトホールを開口する。

【0083】次に、シリコン及び銅をそれぞれ例えば0.5%ずつ含有する厚さ800nmのアルミニウム膜を形成した後、これをパターニングしてAl配線10を形成する。

【0084】次に、ゲート絶縁膜中の窒素を安定化させ



13

るために450℃で15分間水素を10%含む窒素雰囲気中で熱処理する。このようにして図4に示す電界効果トランジスタを形成できる。

【0085】第3の製造方法では、ゲート絶縁膜3の形成時及びゲート電極4の加工後の酸化で重水素の導入を行っている。しかしこれに限定されるものではなくゲート絶縁膜3の形成を水素ガスと酸素ガスの燃焼酸化などで行い、ゲート電極4の加工後の酸化のみに重水素を導入しても同様の効果が得られる。このとき、ゲート電極4の加工後の重水素燃焼酸化は、ゲート絶縁膜3の形成温度と以上で行うようにする。また、ゲート電極4の周辺に重水素の拡散源を設置し、そこから重水素を拡散させても同様の効果が得られる。このとき、例えばゲート電極4の周辺に重水素を高濃度に含有する窒化膜や、重水素が導入された多結晶シリコン、重水素が導入されたシリコン酸化膜などを設置して、これらの膜からゲート電極4に重水素を拡散させても良い。

【0086】上述したトランジスタの製造方法では、ゲート絶縁膜3としてシリコン熱酸化膜やシリコン窒化膜、オキシナイトライド膜を例に挙げて説明しているが、これに限定されるものではなく、それ以外の高誘電体膜やその界面層の酸化膜やシリケート膜に対しても適用可能である。その他、本発明の要旨を逸脱しない範囲で、種々変形しても実施可能である。

【0087】

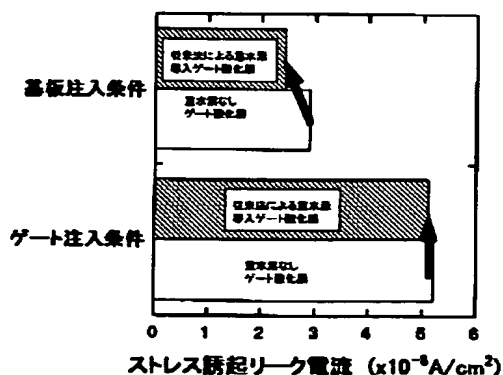
【発明の効果】ゲート絶縁膜の重水素原子の分布を制御することで絶縁破壊や界面準位生成に起因するストレス誘起リーク電流を防止し、ゲート絶縁膜の電気的特性を大きく改善することができる。

【図面の簡単な説明】

【図1】従来の方法で作製したゲート絶縁膜中の重水素濃度を示す特性図。

【図2】従来の方法で作製した重水素導入のゲート絶縁膜のストレス誘起リーク電流と、重水素が導入されて\*

【図2】



14

\*いないゲート絶縁膜のストレス誘起リーク電流について、基板注入条件及びゲート注入条件で比較した図。

【図3】シリコン基板との界面近傍におけるゲート絶縁膜中の重水素濃度のゲート電極との界面近傍におけるゲート絶縁膜中の重水素濃度に対する比とストレス誘起リーク電流との関係を示す特性図。

【図4】重水素濃度が異なる4つの試料について、ゲート絶縁膜中の水素及び重水素濃度とストレス誘起リーク電流の関係を示す図。

10 【図5】重水素導入処理温度と、ゲート絶縁膜中の水素及び重水素濃度との関係、シリコン基板との界面近傍におけるゲート絶縁膜中の重水素濃度のゲート電極との近傍におけるゲート絶縁膜中の重水素濃度に対する比との関係を示す図。

【図6】本発明における電界効果トランジスタの断面図。

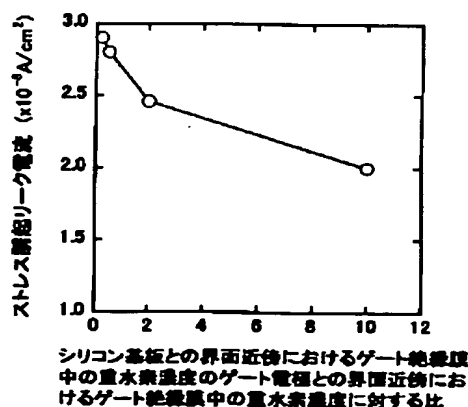
【図7】本発明における電界効果トランジスタのゲート絶縁膜中の重水素濃度分布を示す図。

20 【図8】重水素を導入する工程を含む、ゲート絶縁膜形成工程における熱履歴を示す図。

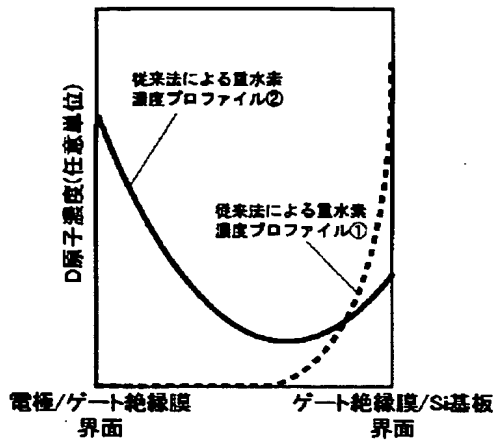
【符号の説明】

- 1・・・p型シリコン基板
- 2・・・素子分離絶縁膜
- 3・・・ゲート絶縁膜
- 4・・・ゲート電極
- 5・・・シリサイド膜
- 6a・・・ソース拡散領域
- 6b・・・ドレイン拡散領域
- 6c・・・ソースエクステンション領域
- 6d・・・ドレインエクステンション領域
- 7・・・ゲート側壁絶縁膜
- 8・・・シリサイド膜
- 9・・・層間絶縁膜
- 10・・・アルミニウム配線

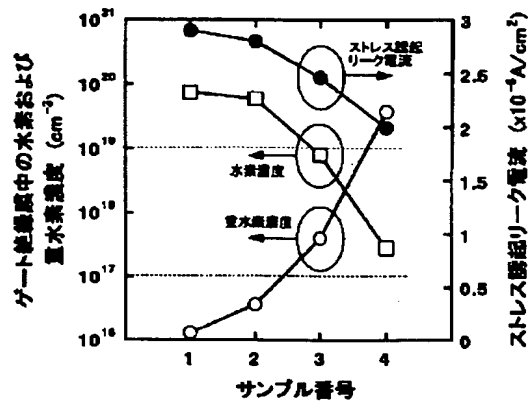
【図3】



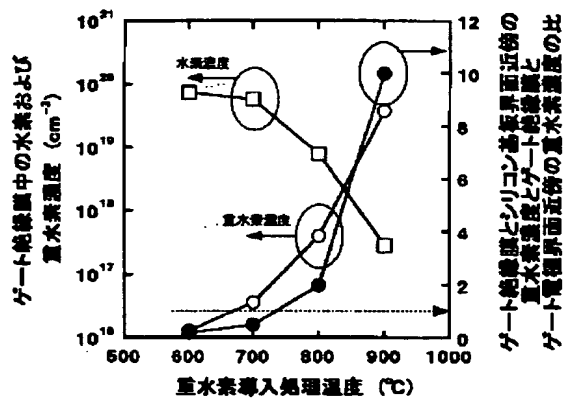
【図1】



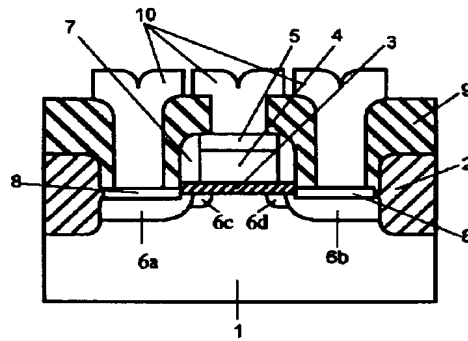
【図4】



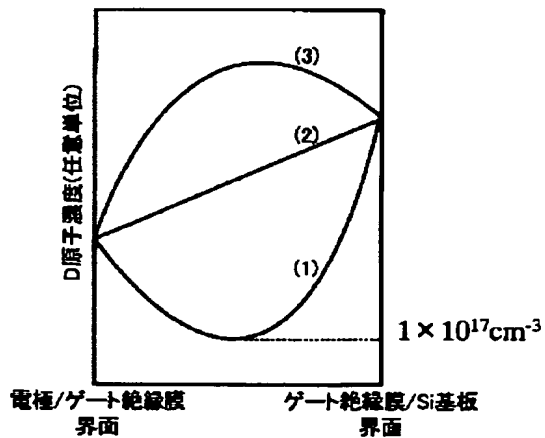
【図5】



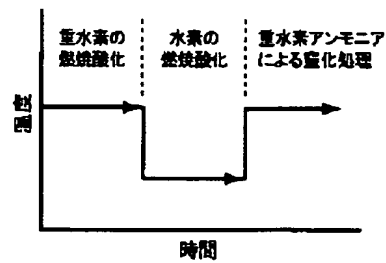
【図6】



【図7】



【図8】



フロントページの続き

(51)Int.Cl. <sup>7</sup>	識別記号	F I	ターマコード(参考)
H 0 1 L	29/788		
	29/792		

F ターム(参考) 5F058 BA20 BC11 BF55 BF61 BF63  
BF64 BH05  
5F083 EP42 EP44 EP63 EP68 GA06  
JA05 JA35 JA36 JA39 PR12  
PR18 PR33  
5F101 BA28 BA29 BC01 BF09 BH16  
5F140 AA19 AA24 AC32 BA01 BD05  
BD07 BD09 BD15 BD17 BE07  
BE08 BF04 BF11 BF18 BG08  
BG14 BG44 BG52 BG53 BH14  
BJ01 BJ08 BK13 BK35 BK38  
CA03 CB01 CC03 CC12